

文中所有句号均采用句点

标题二号黑体

阈算术代数系统及电流型 CMOS 电路设计

张官志¹, 姚茂群^{1,2*}, 施锦河³, 周旋²

小五楷体

小五宋体

(1. 杭州师范大学 信息科学与工程学院, 浙江 杭州 310036; 2. 杭州师范学院 钱江学院, 浙江 杭州 310012;
3. 浙江大学 信息与电子工程学系, 浙江 杭州 310027)

小五黑体

摘要: 根据电流信号易于实现算术运算的特点, 定义了阈算术运算、非负运算和阈算术函数, 提出了和图为阈算术函数的图形表示, 从而建立了阈算术代数系统. 并通过具体的电流型 CMOS 电路的设计实例, 阐述了算术意义明确的电流型电路设计方法及基于和图的电流型电路设计方法, 实现了阈算术代数在二值电流型 CMOS 电路中的应用. 计算机模拟结果表明, 所设计的电路具有正确的逻辑. 提出的阈算术代数系统为电流型电路的设计提供了一种新的简单有效的方法.

小五楷体

小五楷体

关键词: 阈算术代数系统; 和图; 电流型 CMOS

中图分类号: TN 433

文献标志码: A

文章编号: 1008-9497(2013)01-051-05

小五黑体

小五Times

小五Times

ZHANG Guan-zhi¹, YAO Mao-qun^{1,2}, SHI Jin-he³, ZHOU Xuan² (1. School of Information Science and Engineering, Hangzhou Normal University, Hangzhou 310036, China; 2. School of Qiangjiang, Hangzhou Normal University, Hangzhou 310012, China; 3. Department of information & Electronic Engineering, Zhejiang University, Hangzhou 310027, China)

小五Times, 英文为斜体

小五Times粗体

Threshold-arithmetic algebraic system and design of current-mode CMOS circuits. Journal of Zhejiang University (Science Edition), 2013, 40(1): 051-055

小五Times粗体

Abstract: Based on the characteristics of current-mode circuits, which can easily realize arithmetic operations, the threshold-arithmetic operation, nonnegative operation and threshold-arithmetic function are defined in this paper. Besides, HE map is defined and used as the graphic representation of threshold-arithmetic functions. Then the threshold-arithmetic algebraic system suitable to design current-mode circuits is established. With current-mode CMOS circuits design examples, the design methods for current-mode CMOS circuits are expounded. The simulation results show that the designed circuits have the correct functions. The threshold-arithmetic algebraic system is a new effective method for designing the current-mode circuits.

小五Times

小五Times粗体

Key Words: threshold-arithmetic algebraic system; HE map; current-mode CMOS circuits

随着集成电路的发展, 人们对低电压、低功耗电路的设计要求更加迫切. 电流型电路以电流信号为参量, 与传统的电压型电路相比, 可以在更低的电源电压下工作, 有利于电路的低功耗设计^[1-5]. 此外, 电流型电路还具有速度快、带宽宽、失真小、易于对高基信号处理等优点, 对它的研究一直受到广泛的关注^[2-7].

传统的二值逻辑代数采用布尔代数进行逻辑电路的分析与设计, 布尔代数以非、与、或运算为基本

运算, 易于电压信号的实现. 然而, 与电压信号不同, 电流信号则易于实现变量间的加、减、倍乘等算术运算^[7-10]. 为充分发挥电流信号的运算特点, 本文提出阈算术代数系统, 以阈算术函数表示电流型电路的逻辑功能, 并进一步提出和图作为阈算术函数的图形表示. 将阈算术函数及和图方法运用于二值电流型 CMOS 电路设计中, 所设计的电路经 HSPICE 模拟具有正确的逻辑功能. 阈算术代数系统的提出使电流型电路的设计过程简单和系统化.

正文五号宋体

正文内容分两栏

收稿日期: 2011-09-06.

基金项目: 国家自然科学基金资助项目 (No. 61271124).

作者简介: 张官志 (1986-), 男, 硕士研究生, 主要从事低功耗电路设计研究.

* 通信作者, E-mail: yaomaoqun@163.com.

六号黑体

六号宋体

1 阈算术代数系统

一级标题, 四号黑体

定义(定理、例、推论等) 五号黑体

定义 1 阈算术运算.

文献[11]建立了基于开关信号理论的电流型电路设计方法. 将电路中的变量分为状态变量与信号变量, 并提出了它们相互作用的联结运算:

联结运算 I: 描写开关信号控制元件开关状态的物理过程.

联结运算 II: 描写开关状态控制信号操作的物理过程.

开关信号理论就是通过信号与阈值的比较, 控制开关的通断, 从而实现对信号传输的控制. 本文将 2 个联结运算结合提出阈算术运算, 其定义式如下:

(1) 高阈算术运算:

$$\langle x \rangle_t = \begin{cases} 1, & \text{如 } x > t, \\ 0, & \text{如 } x < t. \end{cases} \quad (1)$$

(2) 低阈算术运算:

$$\langle x \rangle^t = \begin{cases} 1, & \text{如 } x < t, \\ 0, & \text{如 } x > t. \end{cases} \quad (2)$$

(3) 双阈算术运算:

$$\langle x \rangle_{t_1}^{t_2} = \begin{cases} 1, & \text{如 } t_1 < x < t_2, \\ 0, & \text{其他.} \end{cases} \quad (3)$$

式(1)~(3)中, $x \in (0, 1, 2, \dots, m)$, 阈值 $t, t_1, t_2 \in (0.5, 1.5, \dots, m-0.5)$, m 为正整数.

阈算术运算是信号运算, 通过阈值与变量值的比较, 对运算式直接赋值. 在电流型 CMOS 电路中, 包括串联开关传输运算与并联开关传输运算. 串联开关传输运算可由阈算术运算及乘法运算直接实现, 如图 1(a)所示, 可表示为 $c \cdot \langle x \rangle_{t_1} \cdot \langle y \rangle_{t_2}$. 对于并联开关传输运算, 当电路中有一个开关导通, 信号就能实现传输, 由此定义并阈算术运算:

$$\langle x \rangle_{t_1} \vee \langle y \rangle_{t_2} = \begin{cases} 0, & \langle x \rangle_{t_1} = \langle y \rangle_{t_2} = 0, \\ 1, & \text{其他.} \end{cases} \quad (4)$$

文中规定并阈算术运算“ \vee ”的优先级高于乘法运算“ \cdot ”. 因此图 1(b)并联开关传输运算即可表示为 $c \cdot \langle x \rangle_{t_1} \vee \langle y \rangle_{t_2}$.

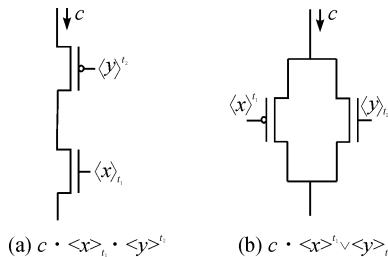


图 1 阈算术运算表示串联与并联开关传输运算
Fig. 1 Threshold-arithmetic operation of series and parallel switches transfer operation

图题位于图下, 小五宋体

小五Times

根据阈算术运算的特点, 有如下性质:

$$\begin{cases} \langle x \rangle_{t_1} \cdot \langle x \rangle_{t_2} = \langle x \rangle^{\min(t_1, t_2)}, \\ \langle x \rangle_{t_1} \vee \langle x \rangle_{t_2} = \langle x \rangle^{\max(t_1, t_2)}; \end{cases} \quad (5)$$

公式号居右

$$\begin{cases} \langle x \rangle_{t_1} \cdot \langle x \rangle_{t_2} = \langle x \rangle_{\max(t_1, t_2)}, \\ \langle x \rangle_{t_1} \vee \langle x \rangle_{t_2} = \langle x \rangle_{\min(t_1, t_2)}; \end{cases} \quad (6)$$

$$\begin{cases} \langle x \rangle^t \cdot \langle y \rangle^t = \langle \max(x, y) \rangle^t, \\ \langle x \rangle^t \vee \langle y \rangle^t = \langle \min(x, y) \rangle^t; \end{cases} \quad (7)$$

$$\begin{cases} \langle x \rangle_t \cdot \langle y \rangle_t = \langle \min(x, y) \rangle_t, \\ \langle x \rangle_t \vee \langle y \rangle_t = \langle \max(x, y) \rangle_t. \end{cases} \quad (8)$$

定义 2 非负运算.

普通算术运算中包含减法运算, 由其构成的函数运算结果可为正值或负值, 正负值混合情况的出现使代数运算复杂化. 并且应用于电流型电路, 正值及负值分别代表电流信号的正向及反向, 电流的双向性使电路结构复杂化. 为避免此种情况, 需限制函数值的取值范围, 因此本文定义了非负运算:

$$[F(x)] = \begin{cases} F(x), & \text{如 } F(x) > 0, \\ 0, & \text{如 } F(x) \leq 0, \end{cases} \quad (9)$$

公式居中

式(9)中变量 $x \in (0, 1, 2, \dots, m)$, $F(x)$ 表示由算术运算和阈算术运算组成的函数.

定义 3 阈算术代数系统与阈算术函数.

以算术运算、非负运算及阈算术运算为基本运算组成的代数系统称为阈算术代数系统, 其逻辑关系的解析表示称为阈算术函数. 阈算术函数的值为自然数.

首先证明算术运算及阈算术运算组成完备运算集. 变量取值为 0, 1 时, 乘法运算和与运算相同, 并且按照阈算术运算的定义可以得到 $\langle x \rangle^{0.5} = \bar{x}$. 布尔代数中已经证明与、或运算选其一便可和非运算一起组成完备运算集. 因此阈算术运算及乘法运算组成的集合具有完备性, 可以表示任意逻辑函数, 即采用阈算术函数可表示二值电路的逻辑功能.

根据阈算术运算定义, 可得到二值单变量阈算术函数的规范展开形式:

$$F(x) = F(0) \cdot \langle x \rangle^{0.5} + F(1) \cdot \langle x \rangle_{0.5}. \quad (10)$$

为便于区分, 本文中规定以大写 F 表示的函数为阈算术函数, 以小写 f 表示的函数为逻辑函数, 在逻辑函数中“ \cdot ”“ $+$ ”分别表示“与”“或”运算, 而在阈算术函数中“ \cdot ”“ $+$ ”则分别表示算术乘法运算和算术加法运算, 表示乘法的点符可省略.

由式(10), 通过对变量的逐次展开可获得有更多变量的函数的规范展开, 以三变量二值阈算术函数 $F(x, y, z)$ 为例, 可有

$$\begin{aligned}
F(x, y, z) = & F(0, 0, 0) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle^{0.5} \cdot \langle z \rangle^{0.5} + \\
& F(0, 0, 1) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle^{0.5} \cdot \langle z \rangle_{0.5} + \\
& F(0, 1, 0) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle_{0.5} \cdot \langle z \rangle^{0.5} + \\
& F(0, 1, 1) \cdot \langle x \rangle^{0.5} \cdot \langle y \rangle_{0.5} \cdot \langle z \rangle_{0.5} + \\
& F(1, 0, 0) \cdot \langle x \rangle_{0.5} \cdot \langle y \rangle^{0.5} \cdot \langle z \rangle^{0.5} + \\
& F(1, 0, 1) \cdot \langle x \rangle_{0.5} \cdot \langle y \rangle^{0.5} \cdot \langle z \rangle_{0.5} + \\
& F(1, 1, 0) \cdot \langle x \rangle_{0.5} \cdot \langle y \rangle_{0.5} \cdot \langle z \rangle^{0.5} + \\
& F(1, 1, 1) \cdot \langle x \rangle_{0.5} \cdot \langle y \rangle_{0.5} \cdot \langle z \rangle_{0.5}.
\end{aligned}
\tag{11}$$

与逻辑函数的 K 图相似,本文提出和图用阈算术函数的图形表示.

定义 4 和图.

用阈算术函数的图形表示,称为和图.

和图坐标与 K 图排列一样,其中小格内填入值为对应变量的取值下的阈算术函数值.如图 2 所示为三变量二值阈算术函数 $F(x_1, x_2, x_3)$ 的和图.逻辑函数不会出现函数值大于 1 的情况,然而在阈算术函数取值范围为自然数,函数值域上阈算术函数包含逻辑函数.即 K 图小格内填入的值仅为(0,1),和图的小格内可以填入除(0,1)外的其他自然数,因此 K 图是和图的一个子集.

		x_2	x_3		
		00	01	11	10
0		$F(0,0,0)$	$F(0,0,1)$	$F(0,1,1)$	$F(0,1,0)$
1		$F(1,0,0)$	$F(1,0,1)$	$F(1,1,1)$	$F(1,1,0)$

图 2 三变量阈算术函数的和图

Fig. 2 HE map of 3-variable function

通过和图表示阈算术函数使其特点清晰,各输入输出项之间的联系可得到直观的判定,并且阈算术函数间的相互运算可通过对应的和图经阈算术代数运算直接得到.和图的这一特性是下文提出基于和图设计二值电流型 CMOS 电路的基础.

2 阈算术代数在电流型 CMOS 电路设计中的应用

本文以电流型 CMOS 电路为例,提出阈算术代数系统在电流型电路设计中的应用.图 3 为电流型 CMOS 电路的阈算术运算实现^[12].

电路的结构设计取决于其所对应的函数结构,阈算术代数符合电流信号的运算特点,适用于电流型电路.在进行电流型电路设计时,若能将电路的逻辑关系用阈算术函数表示,结合图 3 所示的阈算术运算电路就可以设计出相应的逻辑电路.下面提出相应的 2 种基于阈算术代数的电流型 CMOS 电路设计方法.

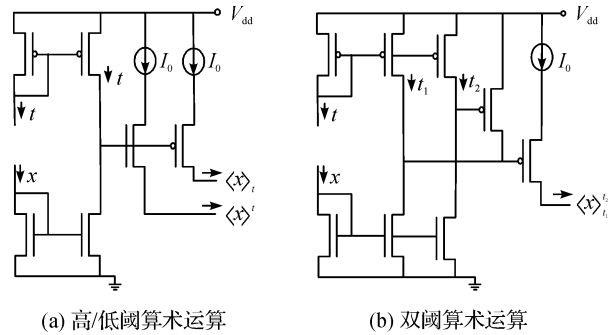


图 3 电流型 CMOS 阈算术运算电路

Fig. 3 Current-mode CMOS circuits of threshold-arithmetic operation

2.1 算术意义明确的电流型 CMOS 电路设计方法

算术意义明确的逻辑电路,就是根据所需设计电路的逻辑功能,可以直接确定各变量间的阈算术代数运算关系,易于得到阈算术函数表达式的逻辑电路.

例 1 设计二值电流型 CMOS 全加器电路.

全加器有 3 个输入端 (x, y, c_0) , x, y 为被加数、加数输入, c_0 为进位输入; 2 个输出端 (S, C_i) , S 为本位和输出, C_i 为进位输出.全加器的输出 S 及进位位值 C_i 的确定与 3 个输入端的算术和 Σ 的大小是密切相关的,如表 1 全加器的真值表所示.

表 1 全加器的真值表

Table 1 Truth table of full adder

Σ	S	C_i
0	0	0
1	1	0
2	0	1
3	1	1

由表 1 知,当 $\Sigma \geq 2$ 时,有进位输出,用阈算术函数表示:

$$C_i = \langle \Sigma \rangle_{1.5}. \tag{12}$$

当 $C_i = 0$ 时,若 $\Sigma > 0.5$, $S = 1$; 当 $C_i = 1$,若 $\Sigma > 2.5$,则 $S = 1$.由此得到

$$S = \langle \Sigma \rangle_{0.5+2C_i}. \tag{13}$$

根据式(12)、(13),及图 3 所示电路,可以得到图 4 所示的二值电流型 CMOS 全加器.

2.2 基于和图的电流型 CMOS 电路设计方法

上述电流型 CMOS 电路的设计方法具有特殊性,一般逻辑电路并不具有明确的算术意义,由逻辑功能很难直观地确定各变量间的阈算术运算关系.因此需要研究如何将一般逻辑函数表示为易于电流型 CMOS 电路实现的阈算术函数形式.本文提出基于和图设计二值电流型 CMOS 电路的方法,步骤如下:

二级标题, 五号黑体

表题位于表之上, 五号楷体

五号Times

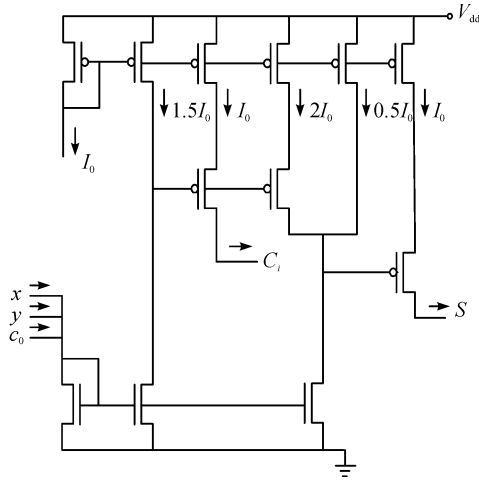


图 4 二值电流型 CMOS 全加器电路

Fig. 4 Current-mode CMOS circuits of full adder

(1) 画出逻辑函数的 K 图表示.

(2) 构造一个相对简单的阈算术函数使其和图与 K 图尽可能地相近.

(3) 以 K 图为目标和图,对步骤 2 所得和图进行进一步的阈算术代数运算,使图形运算的结果与 K 图相同.

(4) 根据上述的图形运算过程,得到阈算术函数表达式,结合图 3 所示电路,设计出相应的二值电流型 CMOS 电路.

例 2 设计三变量二值逻辑函数 $f_1(x, y, z) = x\bar{y}\bar{z} + xyz + \bar{x}y\bar{z}$ 的电流型 CMOS 电路.

逻辑函数 f_1 的 K 图如图 5(a)所示.观察 K 图构造阈算术函数 $F_1(x, y, z) = \lceil x + y - z \rceil$,其和图与 f_1 的 K 图相似,如图 5(b)所示.

比较图 5(a)、(b),只需在不影响其他函数值的前提下,对和图 5(b)中的函数值“2”进一步处理,即可使阈算术函数的和图与逻辑函数的 K 图相同.

根据式(1)~(3)阈算术运算的特点,对阈算术函数 F_1 做双阈算术运算,可得

$$F_2(x, y, z) = \langle F_1(x, y, z) \rangle_{0.5}^{1.5} = \langle |x + y - z| \rangle_{0.5}^{1.5} \quad (14)$$

则阈算术函数 F_2 所对应的和图与 f_1 的 K 图相同,由式(14)设计出 f_1 的电流型 CMOS 电路,如图 5(c)所示,输入电流信号 z 首先经过电流镜反向再接入电路.

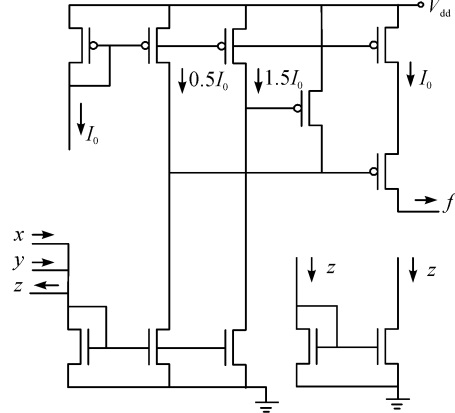
采用 TSMC 0.18 μm CMOS 工艺参数对图 5(c)电路进行 Hspice 模拟,对应于逻辑值 1 的电流为 $10 \mu\text{A}$,负载为图 3(a)所示高阈算术运算电路.模拟得到的电路瞬态特性如图 5(d)所示,模拟结果表明,所设计电路具有正确的逻辑功能,电路的平均延迟为 0.712 ns ,体现了电流型电路的高速特点.

$yz \backslash x$	00	01	11	10
0	0	0	0	1
1	1	0	1	0

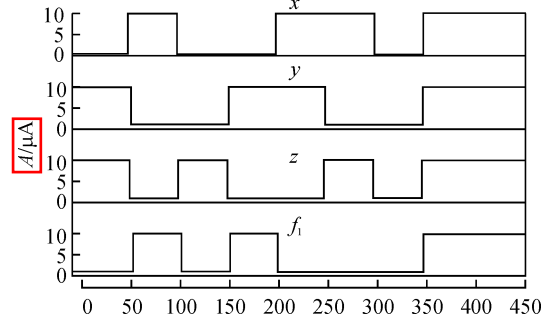
(a) 逻辑函数 f_1 的 K 图

$yz \backslash x$	00	01	11	10
0	0	0	0	1
1	1	0	1	2

(b) $f_1(x, y, z)$ 的和图



(c) 电路



(d) 瞬态特性曲线

图 5 例 2 的电流型 CMOS 电路

Fig. 5 Current-mode CMOS circuits of example 2

3 结 语

从电流型电路易于实现算术运算这一特点出发,首次提出阈算术代数系统的概念,它由算术运算、非负运算和阈算术运算为基本运算,更适用于电流信号的运算特点.在此基础上,提出和图为阈算术函数的图形表示,并进一步提出了基于阈算术代数系统的二值电流型 CMOS 电路设计方法.设计实例表明,阈算术代数的运用使电流型电路的设计过程简单、规范、高效.

参考文献(References):

[1] 雷路路,沈继忠.低功耗 CMOS 三值四输入全加器设计及其应用[J].浙江大学学报:理学版,2011,38(3): 299-303.
LEI Lu-lu, SHEN Ji-zhong. Design of low power

定义(定理、例、推论等) 五号黑体

五号黑体

小五宋体

小五黑体

量和单位之间用“/”

- 小五Times
- CMOS ternary 4-input full adder and its application [J]. **Journal of Zhejiang University: Science Edition**, 2011, 38(3): 299-303. 小五Times粗体
- [2] YUAN F. Low-voltage CMOS current-mode circuits: topology and characteristics [J]. **IEE Proceedings-Circuits Devices and Systems**, 2006, 153(3): 219-230.
- [3] ANH-TUAN D, KONG Z H, YEO K S, et al. Design and sensitivity analysis of a new current-mode sense amplifier for low-power SRAM [J]. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems**, 2011, 19(2): 196-204.
- [4] TRESCASES O, PRÓDIC A, WAI T N. Digitally controlled current-mode DC-DC converter IC [J]. **IEEE Transactions on Circuits and Systems**, 2011, 58(1): 219-231.
- [5] BHATIA V, PANDEY N, BHATTACHARYYA A. A 4-bit expandable algorithmic current-mode analog to digital converter for use in digital control systems [C]// **India International Conference on Power Electronics (IICPE)**. New Delhi: IICPE, 2010: 1-4.
- [6] ABD-EL-BARR M, AL-MUTAWA A. A new improved cost-table-based technique for synthesis of 4-valued unary functions implemented using current-mode CMOS circuits [C]// **31st IEEE International Symposium on Multiple-valued Logic**. Warsaw: ISMVL, 2001: 15-20.
- [7] 盛法生, 杭国强, 吴训威. 多值模运算的 \mathbb{F}_2 电路实现 [J]. **浙江大学学报: 理学版**, 2002, 29(1): 50-54.
SHENG Fa-sheng, HANG Guo-qiang, WU Xun-wei. \mathbb{F}_2 circuits design of multiple-valued modulo-operations [J]. **Journal of Zhejiang University: Science Edition**, 2002, 29(1): 50-54.
- [8] YASSMEEN M E-H, AHMED H M. MOS Current Mode Logic Realization of Digital Arithmetic circuits [C]// **2010 International Conference on Microelectronics (ICM 2010)**. Cario: ICM, 2010: 128-131.
- [9] 杭国强, 应时彦. 新型电流型 CMOS 四值边沿触发器设计 [J]. **浙江大学学报: 工学版**, 2009, 43(8): 1970-1974.
HANG Guo-qiang, YING Shi-yan. Novel current-mode CMOS quaternary edge-triggered flip-flops [J]. **Journal of Zhejiang University: Engineering Science**, 2009, 43(8): 1970-1974.
- [10] 王伦耀, 吴训威. 电流镜及其在多值逻辑 \mathbb{F}_2 电路开关级设计中的应用 [J]. **浙江大学学报: 理学版**, 2002, 29(4): 404-410.
WANG Lun-yao, WU Xun-wei. Application of a current mirror in the design of multiple-valued logic \mathbb{F}_2 circuits at switch-level [J]. **Journal of Zhejiang University: Science Edition**, 2002, 29(4): 404-410. 小五黑体
- [11] 吴训威. **多值逻辑电路设计原理** [M]. 杭州: 杭州大学出版社, 1994: 22-24.
WU Xun-wei. **Design Principles of Multivalued Logic Circuits** [M]. Hangzhou: Hangzhou University Press, 1994: 22-24. 小五Times粗体
- [12] 杭国强. 基于开关信号理论的电流型 CMOS 多值施密特电路设计 [J]. **电子学报**, 2006, 34(5): 924-927.
HANG Guo-qiang. Design of current-mode CMOS multiple-valued schmitt triggers based on switch-signal theory [J]. **Acta Electronica SINICA**, 2006, 34(5): 924-927.

参考文献的要求:

参考文献只列出已经公开出版且在文中直接引用的主要文献, 近5年的文献量应占50%以上. 参考文献表采用顺序编码制, 即按正文中出现的先后顺序编号. 各类主要文献的著录格式如下:

- ①期刊: [序号] 作者. 题名 [J]. 刊名, 出版年份, 卷(期): 起止页码.
- ②专著: [序号] 作者. 书名 [M]. 版本(第1版不著录). 出版地: 出版者, 出版年: 起止页码.
- ③论文集: [序号] 作者. 题名 [C] // 编著者. 论文集名. 出版地: 出版者, 出版年: 起止页码.
- ④学位论文: [序号] 作者. 题名 [D]. 保存地点: 保存单位, 年份.
- ⑤专利文献: [序号] 专利申请者. 题名 [P]. 专利国别: 专利号, 出版日期.

文献作者3名以内全部列出, 4名以上则列前3名, 后加“, 等”或“, et al.”; 中文文献同时还需译成英文, 并放在相应的中文文献下. 外文作者姓前名后, 姓大写, 名用缩写, 不加缩写点.